Міністерство освіти та науки України

Національний технічний університет України «КПІ»

Факультет інформатики та обчислювальної техніки

**Автоматизація проектування комп'ютерних систем**

Лабораторна робота №8

Підсумкова робота

Виконав

ст. гр. ІО-71

Ювженко Д.

**Київ 2011**

Тема: Моделювання логічних схем у середовищі Active-HDL.

Мета: Здобуття навичок з функціонального моделювання логічних схем у

середовищі Active-HDL.

Завдання

1. Створити нове робоче середовище (Workspace) в Active-HDL.

2. Створити VHDL-проект.

3. Завантажити VHDL-специфікацію з попередньої роботи (Лаб.7)

4. Перевірити коректність функцій переходів і збудження тригерів у редакторі

Waveform Editor.